

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年11月7日
Date of Application:

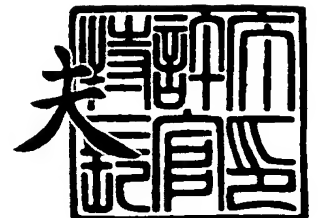
出願番号 特願2002-324356
Application Number:
[ST. 10/C]: [JP2002-324356]

出願人 シャープ株式会社
Applicant(s):

2003年10月14日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3084371

【書類名】 特許願

【整理番号】 02J03799

【提出日】 平成14年11月 7日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 25/065
H01L 25/07
H01L 25/18

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 福井 靖樹

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 宮田 浩司

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100080034

【弁理士】

【氏名又は名称】 原 謙三

【電話番号】 06-6351-4384

【選任した代理人】

【識別番号】 100113701

【弁理士】

【氏名又は名称】 木島 隆一

【選任した代理人】

【識別番号】 100115026

【弁理士】

【氏名又は名称】 圓谷 徹

【選任した代理人】

【識別番号】 100116241

【弁理士】

【氏名又は名称】 金子 一郎

【手数料の表示】

【予納台帳番号】 003229

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0208489

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項 1】

複数の半導体チップが回路基板上に積層されている半導体装置において、

第 1 半導体チップが、第 1 半導体チップの回路形成面の裏面と回路基板とを向かい合わせた状態で回路基板上に、または第 3 半導体チップ上に搭載されており

、
第 2 半導体チップが、前記第 1 半導体チップの回路形成面と第 2 半導体チップの回路形成面の裏面とを向かい合わせた状態で、かつ第 2 半導体チップの外縁の少なくとも一辺が第 1 半導体チップの外縁より突出している状態で、第 1 半導体チップ上に搭載されており、

前記第 1 半導体チップおよび第 2 半導体チップと前記回路基板とがワイヤーボンディング接続されているとともに、

前記第 2 半導体チップの回路形成面の裏面側には、搭載用接着層が形成されており、

前記搭載用接着層が、第 2 半導体チップを第 1 半導体チップ上に搭載するための接着剤として機能しているとともに、第 1 半導体チップの外縁より突出している第 2 半導体チップの突出部分と回路基板または第 3 半導体チップとの間に存在する間隙に充填されていることを特徴とする半導体装置。

【請求項 2】

複数の半導体チップが回路基板上に積層されている半導体装置において、

第 1 半導体チップが、第 1 半導体チップの回路形成面と回路基板とを向かい合わせた状態で回路基板上にフリップチップ接続されており、

第 2 半導体チップが、前記第 1 半導体チップの回路形成面の裏面と第 2 半導体チップの回路形成面の裏面とを向かい合わせた状態で、かつ第 2 半導体チップの外縁の少なくとも一辺が第 1 半導体チップの外縁より突出している状態で、第 1 半導体チップ上に搭載されており、

前記第 2 半導体チップと前記回路基板とがワイヤーボンディング接続されてい

るとともに、

前記第 2 半導体チップの回路形成面の裏面側には、搭載用接着層が形成されており、

前記搭載用接着層が、第 2 半導体チップを第 1 半導体チップ上に搭載するための接着剤として機能しているとともに、第 1 半導体チップの外縁より突出している第 2 半導体チップの突出部分と回路基板との間に存在する間隙に充填されていることを特徴とする半導体装置。

【請求項 3】

前記搭載用接着層における第 2 半導体チップと接する面の形状が、第 2 半導体チップの回路形成面の裏面と同じ形状であることを特徴とする請求項 1 または 2 に記載の半導体装置。

【請求項 4】

前記支持部材として機能している搭載用接着層の部分における、第 2 半導体チップと接している面と、第 1 半導体チップの外縁から突出している第 2 半導体チップの突出部分における回路形成面の裏面とが同じ形状であることを特徴とする請求項 1 または 2 に記載の半導体装置。

【請求項 5】

前記搭載用接着層として、常温では固体状態を保ち、加熱により熔融して液状となり、その後の熱処理により固体化する熱硬化性樹脂を用いていることを特徴とする請求項 1 または 2 に記載の半導体装置。

【請求項 6】

前記搭載用接着層として、エポキシ樹脂を用いていることを特徴とする請求項 1 または 2 に記載の半導体装置。

【請求項 7】

前記搭載用接着層は多層構造を有しており、前記多層構造のうち、第 2 半導体チップ側の搭載用接着層の方が、第 1 半導体チップ側の搭載用接着層と比較して、熔融・液状化し難く設定されていることを特徴とする請求項 1 または 2 に記載の半導体装置。

【請求項 8】

前記搭載用接着層として、液状樹脂を用いていること特徴とする請求項 1 または 2 に記載の半導体装置。

【請求項 9】

複数の半導体チップが回路基板上に積層されている半導体装置の製造方法において、

第 1 半導体チップの回路形成面の裏面と回路基板とを向かい合わせた状態で、第 1 半導体チップを回路基板上に、または第 3 半導体チップ上に搭載する工程と、

第 2 半導体チップがウエハー状態の際に、前記ウエハーの裏面側に搭載用接着層を形成し、その後ダイシングによりチップ個片化して、搭載用接着層を有する第 2 半導体チップを形成する工程と、

前記第 1 半導体チップの回路形成面と前記第 2 半導体チップの回路形成面の裏面とを向かい合わせた状態で、かつ、第 2 半導体チップの外縁の少なくとも一辺が第 1 半導体チップの外縁より突出している状態で、第 2 半導体チップを第 1 半導体チップ上に搭載するとともに、第 1 半導体チップの外縁より突出した第 2 半導体チップの突出部分の支持部材を、前記搭載用接着層により形成する工程と、

第 1 半導体チップおよび第 2 半導体チップと回路基板とをワイヤーボンディングにより接続する工程とを含んでいることを特徴とする半導体装置の製造方法。

【請求項 1 0】

複数の半導体チップが回路基板上に積層されている半導体装置の製造方法において、

第 1 半導体チップの回路形成面と回路基板とを向かい合わせた状態で、第 1 半導体チップを回路基板上にフリップチップ接続する工程と、

第 2 半導体チップがウエハー状態の際に、前記ウエハーの裏面側に搭載用接着層を形成し、その後ダイシングによりチップ個片化して、搭載用接着層を有する第 2 半導体チップを形成する工程と、

前記第 1 半導体チップの回路形成面の裏面と前記第 2 半導体チップの回路形成面の裏面とを向かい合わせた状態で、かつ、第 2 半導体チップの外縁の少なくとも一辺が第 1 半導体チップの外縁より突出している状態で、第 2 半導体チップを

第1半導体チップ上に搭載するとともに、第1半導体チップの外縁より突出した第2半導体チップの突出部分の支持部材を、前記搭載用接着層により形成する工程と、

前記第2半導体チップと回路基板とをワイヤーボンディングにより接続する工程とを含んでいることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置に関し、特に単一パッケージ内に複数の半導体チップを積層して搭載する半導体装置およびその製造方法に関するものである。

【0002】

【従来の技術】

携帯機器等の小型化、軽量化に伴い、携帯機器等に搭載する半導体装置の実装面積の低減が求められている。このため、一つの半導体装置の中に複数の半導体チップを包含し、高密度化を図った半導体装置が提案されている。その中でも、半導体チップを積層した後、それぞれの半導体チップと基板とをワイヤーボンディング法により、電氣的に接続する半導体装置が主流である。このとき、チップサイズやチップの基板への搭載形式は多種多様であるため、積層するチップの組合せがいろいろ考えられる。

【0003】

しかし、上述のように半導体チップを積層する半導体装置の場合、回路基板上に搭載された半導体チップから、その上に搭載された半導体チップの一部が突出することがある。このとき、上部の半導体チップの突出部分に設けられた電極端子に対してワイヤーボンディングを行う場合、この上部の半導体チップがワイヤーボンディング時の荷重で振動してしまう。このため、安定したワイヤーボンディングを行うことが困難となる。この現象は上部の半導体チップを薄層化するにつれて顕著になり、半導体チップが薄くなり過ぎるとワイヤーボンディング時に半導体チップの破壊を招くおそれがある。

【0004】

上記の問題を解決するために、上部の半導体チップにおける突出した部分の下部の隙間に、スペーサーを形成すること、あるいは樹脂またはペーストを充填することにより安定化を図る半導体装置が開示されている（例えば、特許文献 1 参照）。また、図 8 に示すように、回路基板 1 0 1 上に、第 1 半導体チップ 1 0 2 と第 2 半導体チップ 1 0 3 とが接着層 1 0 4 を介して積層されており、第 1 半導体チップ 1 0 2 および第 2 半導体チップ 1 0 3 と基板 1 0 1 とが金線 1 0 6 にて電氣的に接続されている半導体装置 1 1 0 において、上部の第 2 半導体チップ 1 0 3 における突出した部分底部の隙間に、下部の第 1 半導体チップ 1 0 2 の厚みと同厚の支持体 1 0 8 を形成して安定化を図っている半導体装置 1 1 0 が開示されている（例えば、特許文献 2 参照）。上記の 2 つの半導体装置はともに、下部の半導体チップの外縁から突出した、上部の半導体チップの突出部分の下部の隙間に、突出部分と同じサイズであって、下部の半導体チップと同じ厚みの支持体を形成することを特徴としている。

【 0 0 0 5 】

また、下部の半導体チップをフリップチップ接続により基板に接続する際に使用する接着剤をはみ出させ、はみ出た接着剤部分を支持体として機能させる半導体装置が開示されている（例えば、特許文献 3 参照）。

【 0 0 0 6 】

【特許文献 1】

特開平 1 1 - 2 0 4 7 2 0 号公報（公開日 平成 1 1 年 7 月 3 0 日）

【 0 0 0 7 】

【特許文献 2】

特開 2 0 0 0 - 2 6 9 4 0 7 号公報（公開日 平成 1 2 年 9 月 2 9 日）

【 0 0 0 8 】

【特許文献 3】

特開 2 0 0 0 - 2 9 9 4 3 1 号公報（公開日 平成 1 2 年 1 0 月 2 4 日）

【 0 0 0 9 】

【発明が解決しようとする課題】

上記特許文献 1 および特許文献 2 に開示の技術では、例えば、図 8 に示すように、第 2 半導体チップ 1 0 3 における第 1 半導体チップ 1 0 2 の外縁から突出した部分と同じサイズに支持体 1 0 8 を形成し、配置する必要がある。しかし、この工程は非常に困難であるとともに、部材や工程数の増加を伴うため、コストアップの要因となるという問題がある。

【0 0 1 0】

また、上記特許文献 3 に開示の技術では、はみ出させる接着剤量のコントロールが困難であるという問題がある。すなわち、例えば、はみ出させる接着剤量が足りない場合、上部の半導体チップの突出した部分の全てを確実に支持することができなくなるという問題がある。さらに、この構造は、下部の半導体チップをフリップチップ接続により接続する場合にしか適用できず、汎用性に欠けるという問題もある。

【0 0 1 1】

本発明は、上記の問題点に鑑みてなされたものであり、その目的は、複数の半導体チップを種々の搭載形式で積層することにより高密度化を図った半導体装置において、重ねて搭載された半導体チップのうち、上に搭載された半導体チップの一部が突出する場合でも、容易かつ確実に、突出部分に設けられた電極端子において良好なワイヤーボンディングを行うことができる半導体装置、およびその製造方法を提供することにある。

【0 0 1 2】**【課題を解決するための手段】**

本発明に係る半導体装置は、上記の課題を解決するために、複数の半導体チップが回路基板上に積層されている半導体装置において、第 1 半導体チップが、第 1 半導体チップの回路形成面の裏面と回路基板とを向かい合わせた状態で回路基板上に、または第 3 半導体チップ上に搭載されており、第 2 半導体チップが、前記第 1 半導体チップの回路形成面と第 2 半導体チップの回路形成面の裏面とを向かい合わせた状態で、かつ第 2 半導体チップの外縁の少なくとも一辺が第 1 半導体チップの外縁より突出している状態で、第 1 半導体チップ上に搭載されており

、前記第1半導体チップおよび第2半導体チップと前記回路基板とがワイヤーボンディング接続されているとともに、前記第2半導体チップの回路形成面の裏面側には、搭載用接着層が形成されており、前記搭載用接着層が、第2半導体チップを第1半導体チップ上に搭載するための接着剤として機能しているとともに、第1半導体チップの外縁より突出している第2半導体チップの突出部分と回路基板または第3半導体チップとの間に存在する間隙に充填されていることを特徴としている。

【0013】

本発明の半導体装置は、第1半導体チップの回路形成面の裏面と回路基板の配線面とを向かい合わせた状態で、回路基板または第3半導体チップ上に搭載されている（いわゆるフェイスアップタイプの）第1半導体チップに重ねて、第2半導体チップを搭載（積層）する形式の半導体装置である。

【0014】

上記の構成によれば、第2半導体チップの回路形成面の裏面側に設けられている搭載用接着層が、第2半導体チップを第1半導体チップ上に搭載する際に、接着剤として機能するとともに、第1半導体チップの外縁から突出している第2半導体チップの突出部分の下部に存在する間隙に充填される。これにより、前記搭載用接着層は、第1半導体チップの外縁から突出している第2半導体チップの突出部分（以下、単に第2半導体チップの突出部分という）を支持する部材としても機能することができる。

【0015】

すなわち、第2半導体チップの外縁が第1半導体チップの外縁から突出している（はみ出している）状態で、第1半導体チップと第2半導体チップとを回路基板上に、または第3半導体チップ上に積層した場合でも、前記搭載用接着層が、第2半導体チップの突出部分を支持する支持部材として機能する。このため、第2半導体チップの突出部分に対してワイヤーボンディングする際、第2半導体チップが該ワイヤーボンディングの荷重により振動するのを抑制することができる。したがって、第2半導体チップの突出部分に設けられた電極端子と回路基板とを安定にワイヤーボンディングすることが可能となる。これにより、良好にワイ

ヤーボンディングされた高品質の半導体装置を提供できる。

【0016】

さらに、上記の半導体装置では、前記搭載用接着層が、第2半導体チップ搭載用の接着剤と支持部材とを兼ねていることから、新たな部材や支持部材を設ける工程を必要とせず、コストの低減を図ることが可能となる。

【0017】

また、上記の半導体装置では、搭載用接着層の量を予め設定することが可能である。すなわち、半導体チップの突出部分を確実に支持することができるように、搭載用接着層の量（厚み）を容易に制御することができる。これにより、例えば、接着剤の量が不足することにより、半導体チップの突出部分を十分に支持できないという事態の発生を防止することができる。

【0018】

また、本発明に係る半導体装置は、複数の半導体チップが回路基板上に積層されている半導体装置において、第1半導体チップが、第1半導体チップの回路形成面と回路基板とを向かい合わせた状態で回路基板上にフリップチップ接続されており、第2半導体チップが、前記第1半導体チップの回路形成面の裏面と第2半導体チップの回路形成面の裏面とを向かい合わせた状態で、かつ第2半導体チップの外縁の少なくとも一辺が第1半導体チップの外縁より突出している状態で、第1半導体チップ上に搭載されており、前記第2半導体チップと前記回路基板とがワイヤーボンディング接続されているとともに、前記第2半導体チップの回路形成面の裏面側には、搭載用接着層が形成されており、前記搭載用接着層が、第2半導体チップを第1半導体チップ上に搭載するための接着剤として機能しているとともに、第1半導体チップの外縁より突出している第2半導体チップの突出部分と回路基板との間に存在する間隙に充填されていることを特徴としている。

【0019】

本発明の半導体装置は、第1半導体チップの回路形成面と回路基板の配線面とを向かい合わせた状態で、フリップチップボンディングにより回路基板に接続・接着されている（いわゆるフェイスダウンタイプ）第1半導体チップに重ねて

、第 2 半導体チップを搭載（積層）する形式の半導体装置である。

【0 0 2 0】

上記の構成によれば、第 2 半導体チップの回路形成面の裏面側に設けられている搭載用接着層が、第 2 半導体チップを第 1 半導体チップ上に搭載する際に、接着剤として機能するとともに、第 2 半導体チップの突出部分の下部に存在する間隙に充填される。これにより、第 2 半導体チップの突出部分を支持する部材としても機能することができる。

【0 0 2 1】

すなわち、第 2 半導体チップの外縁が第 1 半導体チップの外縁から突出している（はみ出している）状態で、第 1 半導体チップと第 2 半導体チップとを回路基板に積層した場合でも、前記搭載用接着層が、第 2 半導体チップの突出部分を支持する支持部材として機能する。このため、第 2 半導体チップの突出部分に対してワイヤーボンディングする際、第 2 半導体チップが該ワイヤーボンディングの荷重により振動するのを抑制することができる。したがって、第 2 半導体チップの突出部分に設けられた電極端子と回路基板とを安定にワイヤーボンディングすることが可能となる。これにより、良好にワイヤーボンディングされた高品質の半導体装置を提供できる。

【0 0 2 2】

さらに、上記の半導体装置では、前記搭載用接着層が、第 2 半導体チップ搭載用の接着剤と支持部材とを兼ねていることから、新たな部材や支持部材を設ける工程を必要とせず、コストの低減を図ることが可能となる。

【0 0 2 3】

また、上記の半導体装置では、搭載用接着層の量を予め設定することが可能である。すなわち、半導体チップの突出部分を確実に支持することができるように、搭載用接着層の量を容易に制御することができる。これにより、例えば、接着剤の量が不足することにより、半導体チップの突出部分を十分に支持できないという事態の発生を防止することができる。

【0 0 2 4】

また、本発明に係る半導体装置は、前記搭載用接着層における第 2 半導体チッ

プと接する面の形状が、第2半導体チップの回路形成面の裏面と同じ形状であることが好ましい。

【0025】

上記の構成によれば、第2半導体チップの回路形成面の裏面の形状（サイズ）とほぼ同じ形状（サイズ）に形成された搭載用接着層を有する第2半導体チップを、第1半導体チップの上へ搭載することになる。このため、第2半導体チップを搭載する際に、第2半導体チップと、第1半導体チップおよび回路基板とを確実に接着できるとともに、第2半導体チップの突出部分をより安定に支持することができる。したがって、より安定に第2半導体チップの突出部分に設けられた電極端子と回路基板とをワイヤーボンディングすることができる。

【0026】

また、本発明に係る半導体装置は、前記支持部材として機能している搭載用接着層の部分における、第2半導体チップと接している面と、第1半導体チップの外縁から突出している第2半導体チップの突出部分における回路形成面の裏面と同じ形状（サイズ）であることが好ましい。

【0027】

上記の構成によれば、より確実かつ安定に第2半導体チップの突出部分を支持することができる。したがって、上記の半導体装置では、より安定に第2半導体チップの突出部分に設けられた電極端子と回路基板とをワイヤーボンディングすることができる。

【0028】

また、本発明に係る半導体装置は、前記搭載用接着層として、常温では固体状態を保ち、加熱により溶融して液状となり、その後の熱処理により固体化する熱硬化性樹脂を用いていることが好ましい。

【0029】

上記の構成によれば、搭載用接着層は、常温では固体状態であることから取り扱いやすい。また、搭載用接着層は、加熱により溶解・液状化するため、第2半導体チップの突出部分と回路基板との間に存在する間隙に充填されやすい。さらに、その後の熱処理により固定化されるため、第2半導体チップを完全に接着で

きるとともに、第2半導体チップの突出部分を確実に支持することができる。

【0030】

また、本発明に係る半導体装置は、前記搭載用接着層として、エポキシ樹脂を用いていることが好ましい。

【0031】

また、本発明に係る半導体装置は、前記搭載用接着層は多層構造を有しており、前記多層構造のうち、第2半導体チップ側の搭載用接着層の方が、第1半導体チップ側の搭載用接着層と比較して、熔融・液状化し難く設定されていることが好ましい。

【0032】

上記の構成によれば、多層構造からなる搭載用接着層のうち、第2半導体チップ側の接着層が、第1半導体チップ側の接着層と比較して、熔融・液状化しにくい物性を有するように設定されている。

【0033】

すなわち、例えば、第2半導体チップの搭載時に、搭載用接着層の一部（主に第1半導体チップ側の接着層）が熔融・液状化した状態になった場合でも、第2半導体チップ側の接着層が完全に熔融・液状化しない。このため、容易に第1半導体チップと第2半導体チップとの間の接着層の厚みをコントロールすることができる。したがって、第1半導体チップと第2半導体チップとの間に一定の厚みの層を形成できるとともに、第2半導体チップを確実に積層でき、安定して回路基板に搭載することが可能となる。

【0034】

また、本発明に係る半導体装置は、前記搭載用接着層として、液状樹脂を用いていることが好ましい。

【0035】

上記の構成によれば、搭載用接着層に液状樹脂が用いられているため、第2半導体チップ搭載時に、液状樹脂が接着剤として機能するとともに、容易に第2半導体チップと回路基板との間に存在する間隙に充填される。したがって、第2半導体チップの突出部分を確実に支持することができる支持部材を形成することが

できる。

【0036】

また、本発明に係る半導体装置の製造方法は、複数の半導体チップが回路基板上に積層されている半導体装置の製造方法において、第1半導体チップの回路形成面の裏面と回路基板とを向かい合わせた状態で、第1半導体チップを回路基板上に、または第3半導体チップ上に搭載する工程と、第2半導体チップがウエハー状態の際に、前記ウエハーの裏面側に搭載用接着層を形成し、その後ダイシングによりチップ個片化して、搭載用接着層を有する第2半導体チップを形成する工程と、前記第1半導体チップの回路形成面と前記第2半導体チップの回路形成面の裏面とを向かい合わせた状態で、かつ、第2半導体チップの外縁の少なくとも一辺が第1半導体チップの外縁より突出している状態で、第2半導体チップを第1半導体チップ上に搭載するとともに、第1半導体チップの外縁より突出した第2半導体チップの突出部分の支持部材を、前記搭載用接着層により形成する工程と、第1半導体チップおよび第2半導体チップと回路基板とをワイヤーボンディングにより接続する工程とを含んでいることを特徴としている。

【0037】

上記の構成によれば、回路基板または第3半導体チップ上に、いわゆるフェイスアップタイプで搭載されている第1半導体チップに重ねて、第2半導体チップを積層する形式の半導体装置であって、第2半導体チップの裏面側に設けられている搭載用接着層が、第2半導体チップを第1半導体チップ上に搭載する際に、接着剤として機能するとともに、第2半導体チップの突出部分と回路基板または第3半導体チップとの間に存在する間隙に充填されることにより、第2半導体チップの突出部分を支持する部材としても機能する半導体装置を容易に製造することができる。

【0038】

すなわち、第2半導体チップの外縁が第1半導体チップの外縁から突出している状態で、第1半導体チップと第2半導体チップとを、回路基板または第3半導体チップ上に積層した場合でも、前記搭載用接着層が第2半導体チップの突出部分を支持する支持部材として機能する。このため、第2半導体チップの突出部分

に対してワイヤーボンディングする際、該ワイヤーボンディングの荷重により振動するのを抑制することができる。したがって、第2半導体チップの突出部分に設けられた電極端子と回路基板とを安定にワイヤーボンディングすることが可能となる。これにより、良好にワイヤーボンディングされた高品質の半導体装置を提供できる。

【0039】

さらに、上記の半導体装置の製造方法では、前記搭載用接着層が、第2半導体チップ搭載用の接着剤と支持部材とを兼ねている。これにより、新たな部材や支持部材を設ける工程を必要とせず、コストの低減を図ることが可能となる。

【0040】

また、第2半導体チップを製造する工程も、第2半導体チップがウエハー状態の際に、該ウエハーの裏面側に搭載用接着層を形成し、その後ダイシングによりチップ個片化する工程である。このため、第2半導体チップ回路形成面の裏面の面積と同じサイズの搭載用接着層を有する第2半導体チップを、一度に大量かつ効率的に生産することができる。したがって、搭載用接着層を有する第2半導体チップを生産するコストを低減することができる。

【0041】

また、上記の半導体装置では、搭載用接着層の量を予め設定することが可能である。すなわち、半導体チップの突出部分を確実に支持することができるように、搭載用接着層の量を容易に制御することができる。これにより、例えば、接着剤の量が不足することにより、半導体チップの突出部分を十分に支持できないという事態の発生を防止することができる。

【0042】

また、本発明に係る半導体装置の製造方法は、複数の半導体チップが回路基板上に積層されている半導体装置の製造方法において、第1半導体チップの回路形成面と回路基板とを向かい合わせた状態で、第1半導体チップを回路基板上にフリップチップ接続する工程と、第2半導体チップがウエハー状態の際に、前記ウエハーの裏面側に搭載用接着層を形成し、その後ダイシングによりチップ個片化して、搭載用接着層を有する第2半導体チップを形成する工程と、前記第1半導

体チップの回路形成面の裏面と前記第2半導体チップの回路形成面の裏面とを向かい合わせた状態で、かつ、第2半導体チップの外縁の少なくとも一辺が第1半導体チップの外縁より突出している状態で、第2半導体チップを第1半導体チップ上に搭載するとともに、第1半導体チップの外縁より突出した第2半導体チップの突出部分の支持部材を、前記搭載用接着層により形成する工程と、前記第2半導体チップと回路基板とをワイヤーボンディングにより接続する工程とを含んでいることを特徴としている。

【0043】

上記の構成によれば、いわゆるフェイスダウンタイプで搭載されている第1半導体チップに重ねて、第2半導体チップを積層する形式の半導体装置であって、第2半導体チップの裏面側に設けられている搭載用接着層が、第2半導体チップを第1半導体チップ上に搭載する際に、接着剤として機能するとともに、第2半導体チップの突出部分と回路基板との間に存在する間隙に充填されることにより、第2半導体チップの突出部分を支持する部材としても機能する半導体装置を製造することができる。

【0044】

すなわち、第2半導体チップの外縁が第1半導体チップの外縁から突出している状態で、第1半導体チップと第2半導体チップとを回路基板に積層した場合でも、前記搭載用接着層が第2半導体チップの突出部分を支持する支持部材として機能する。このため、第2半導体チップの突出部分に対してワイヤーボンディングする際の、該ワイヤーボンディングの荷重により振動するのを抑制することができる。したがって、第2半導体チップの突出部分に設けられた電極端子と回路基板とを安定にワイヤーボンディングすることが可能となる。これにより、良好にワイヤーボンディングされた高品質の半導体装置を提供できる。

【0045】

さらに、上記の半導体装置の製造方法では、前記搭載用接着層が、第2半導体チップ搭載用の接着剤と支持部材とを兼ねている。これにより、新たな部材や支持部材を設ける工程を必要とせず、コストの低減を図ることが可能となる。

【0046】

また、第2半導体チップを製造する工程も、第2半導体チップがウエハー状態の際に、該ウエハーの裏面側に搭載用接着層を形成し、その後ダイシングによりチップ個片化する工程である。このため、第2半導体チップ回路形成面の裏面の面積と同じサイズの搭載用接着層を有する第2半導体チップを、一度に大量かつ効率的に生産することができる。したがって、搭載用接着層を有する第2半導体チップを生産するコストを低減することができる。

【0047】

また、上記の半導体装置では、搭載用接着層の量を予め設定することが可能である。すなわち、半導体チップの突出部分を確実に支持することができるように、搭載用接着層の量を容易に制御することができる。これにより、例えば、接着剤の量が不足することにより、半導体チップの突出部分を十分に支持できないという事態の発生を防止することができる。

【0048】

【発明の実施の形態】

〔実施の形態1〕

本発明の半導体装置に関する実施の一形態について図1～図3に基づいて説明すれば以下のとおりである。なお、これに限定されるものではない。

【0049】

図1（a）、（b）は、本実施の形態に係る半導体装置の構成を示す説明図である。

【0050】

本実施の形態に係る半導体装置10は、基板1、第1半導体チップ2、第2半導体チップ3、搭載用接着層4、金線（ワイヤー）6を備えている。

【0051】

基板1は、少なくとも一面に、銅等の導体から構成される回路配線が形成されている回路基板であればよい。基板1としては、金属製のリードフレーム、BTレジンまたはポリイミド等の有機基板等の各種基板の使用が可能であり、特に限定されるものではない。

【0052】

第1半導体チップ2、第2半導体チップ3は、それぞれ回路が形成されている回路形成面2a、3aを有している。これら半導体チップは、どのような種類の半導体チップでも使用可能であり、特に限定されるものではない。

【0053】

第1半導体チップ2は、第1半導体チップ2の回路形成面2aの裏面と基板1の配線面とを向かい合わせた状態で基板1に搭載されている。すなわち、本実施の形態における、第1半導体チップ2の基板1へ搭載形式は、いわゆるフェイスアップタイプである。

【0054】

また、第2半導体チップ3は、第1半導体チップ2の回路形成面2aと第2半導体チップ3の回路形成面3aの裏面とを向かい合わせた状態で、第1半導体チップ2上に搭載されている。また、第2半導体チップ3は、第2半導体チップ3の外縁が第1半導体チップ2の外縁より突出している状態で、第1半導体チップ2上に搭載（積層）されている。

【0055】

また、第1半導体チップ2および第2半導体チップ3の電極端子と基板1とは金線6により、電氣的に接続されている。なお、第2半導体チップの電極端子は、第1半導体チップ2の外縁から突出している第2半導体チップ3の突出部分（以下、単に第2半導体チップ3の突出部分という）に形成されている。

【0056】

金線6は、第1半導体チップ2または第2半導体チップ3が有する電極端子と基板1の配線とを電氣的に接続するための金属細線等からなるワイヤーであればよく、特に限定されるものではない。

【0057】

搭載用接着層4は、第2半導体チップ3の回路形成面3aの裏面側に形成されているものである。搭載用接着層4は、第2半導体チップ3を第1半導体チップ2上に搭載する際、固定するための接着剤として機能する。さらに、搭載用接着層4は、第2半導体チップ3の突出部分と基板1との間に存在する間隙に充填され、第2半導体チップ3の突出部分を支持するための支持部材として機能する。

すなわち、第2半導体チップ3の突出部分と基板1との間に存在する間隙が、搭載用接着剤4にて埋められていると換言できる。

【0058】

搭載用接着層4としては、第2半導体チップ3の第1半導体チップ2への搭載時に、例えば、加熱等により溶融・液状化する接着樹脂を用いることが好ましい。その中でも、特に、常温では固体状態を保っており、加熱時に溶融して液状となり、その後の熱処理により完全に固体化する熱硬化性樹脂を用いることが好ましい。具体的には、上記熱硬化性樹脂の中でも、エポキシ樹脂を用いることが好ましい。また、搭載用接着層4として、液状樹脂を用いていてもよい。なお、搭載用接着層4として、これらの樹脂を単独で用いることもできるし、複数の樹脂を組み合わせ用いることもできる。さらに、搭載用接着層4は、これらの樹脂の他に種々の成分を含んでいてもよい。

【0059】

また、搭載用接着層4における第2半導体チップ3と接する面の形状（サイズ）が、第2半導体チップ3の回路形成面3aの裏面の形状（サイズ）とほぼ同じであることが好ましい。また、搭載用接着層4における第2半導体チップ3の突出部分を支持している部分であって、第2半導体チップ3と接する部分の形状（サイズ）が、第2半導体チップ3の突出部分における回路形成面の裏面の形状（サイズ）と同じであることが好ましい。

【0060】

第2半導体チップ3を製造する方法として、第2半導体チップ3がウエハー状態の際に、該ウエハーの裏面側に搭載用接着層4を形成し、その後ダイシング等の手段によりチップへ個片化する方法が挙げられる。この方法によれば、第2半導体チップ3のチップサイズと同じサイズ（形状）に搭載用接着層4を容易に形成することができる。したがって、搭載用接着層4を設けた第2半導体チップ3を低コストで製造できる。また、第2半導体チップ3の回路形成面3aの裏面に搭載用接着層4を形成する他の方法としては、例えば、液状樹脂を、従来公知のスクリーン印刷等の方法で一定の厚みに塗布して、第2半導体チップ3の回路形成面3aの裏面に転写する方法が挙げられる。

【0061】

以下に、図2、図3を用いて、半導体装置10の製造方法について説明する。
図2(a)(b)は、本実施の形態に係る半導体装置10において、搭載用接着層4の厚みが十分ある場合に、第2半導体チップ3を基板1に搭載する前後の状態を示す説明図である。

【0062】

図2(a)(b)に示すように、回路形成面3aの裏面側に搭載用接着層4を形成した第2半導体チップ3を、基板1に搭載した第1半導体チップ2の回路形成面2aと向かい合わせた状態で、第1半導体チップ2上に搭載する。このとき、搭載用接着層4として熱硬化性樹脂を用いている場合、例えば、基板1の下部をヒーター等の加熱器具にて加熱することにより、第2半導体チップ3の搭載時に、搭載用接着層4を溶融・液状化させることができる。このため、搭載用接着層4は、第2半導体チップ3と第1半導体チップ2とを接着させるとともに、第2半導体チップ3の突出部分と基板1との間に存在する間隙に充填される。したがって、第2半導体チップ3の突出部分と基板1とが接着され、第2半導体チップ3の突出部分を支持するための支持部材を形成することができる。

【0063】

なお、前記支持部材を形成するための条件、例えば、第2半導体チップ3の搭載時の加熱条件（温度、時間等）、第2半導体チップ3への荷重条件（荷重の大きさ、荷重の印加時間等）等は、任意に調整、設定することができる。

【0064】

また、第1半導体チップ2または第2半導体チップ3の電極端子と基板1とをワイヤーボンディングする方法は、従来公知の方法を用いることができ、特に限定されるものではない。

【0065】

また、搭載用接着層4の厚み（量）は、第1半導体チップ2と第2半導体チップ3とを確実に接着させることができ、かつ接着剤が第2半導体チップ3の突出部分と基板1との間に存在する間隙に充填され、支持部材として機能できる程度の厚みがあればよく、特に限定されるものではない。すなわち、第2半導体チッ

プ3の突出部分を確実に支持することができるように、搭載用接着層4の厚み（量）を制御することができる。

【0066】

例えば、図2（a）に示すように、搭載用接着層4の厚み a_1 が、第1半導体チップ2の厚み b_1 と同じか、またはより厚い場合、図2（b）に示すように、第2半導体チップ3の搭載にともなって、第2半導体チップ3の突出部分と基板1との間に存在する間隙に確実に支持部材を形成することができる。

【0067】

一方、図3（a）に示すように、搭載用接着層4の厚み a_2 が、第1半導体チップの厚み b_2 より薄い場合、図3（b）に示すように、第2半導体チップ3を搭載すると、第2半導体チップ3の突出部分と基板1との間に存在する間隙に完全に支持部材を形成することが困難となる。しかし、図3（b）に示すように、完全に支持部材を形成できていない状態でも、材料力学的にはワイヤーボンディング時に第2半導体チップ3に加えられる荷重のダメージを大幅に軽減できる構造を有している。このため、支持部材として十分に機能できる。

【0068】

本実施の形態に係る半導体装置10は、上述したように、いわゆるフェイスアップタイプで搭載されている第1半導体チップ2に重ねて、第2半導体チップ3を積層する形式の半導体装置である。したがって、上記の構成により、半導体装置10において、第2半導体チップ3の外縁が第1半導体チップ2の外縁から突出している状態で、第1半導体チップ2と第2半導体チップ3とを基板1に積層した場合でも、搭載用接着層4は、接着剤として機能するとともに、第2半導体チップ3の突出部分を支持する支持部材として機能する。このため、第2半導体チップ3に対してワイヤーボンディングする際、第2半導体チップ3が該ワイヤーボンディング時の荷重により振動するのを抑制することができる。したがって、第2半導体チップ3の電極端子と基板1とを、確実かつ安定にワイヤーボンディングすることが可能となる。これにより、良好にワイヤーボンディングされた高品質の半導体装置を提供できる。

【0069】

さらに、半導体装置 10 では、搭載用接着層 4 が、第 2 半導体チップ 3 搭載用の接着剤と支持部材とを兼ねていることから、新たな部材や支持部材を設ける工程を必要とせず、コストの低減を図ることが可能となる。

【0070】

また、半導体装置 10 では、搭載用接着層 4 の量を予め設定することが可能である。すなわち、半導体装置 10 では、第 2 半導体チップ 3 の突出部分を確実に支持することができるように、搭載用接着層 4 の量を容易に制御することができる。このため、例えば、接着剤の量が不足することにより、第 2 半導体チップ 3 の突出部分を十分に支持できないという事態の発生を防止することができる。

【0071】

なお、本実施の形態に係る半導体装置 10 を、第 1 半導体チップ 2 および第 2 半導体チップ 3 が有する電極端子と基板 1 とをワイヤーボンディングにより接続した後に、さらに、基板 1 に設けられている第 1 半導体チップ 2、第 2 半導体チップ 3、および金線 6 を樹脂により封止し、樹脂封止型の半導体装置を得ることも可能である。これにより、上記の作用効果を有する樹脂封止型の半導体装置を容易に製造することができる。ここで封止樹脂に用いる樹脂は、従来公知のものをを用いることができ、特に限定されるものではない。具体的には、エポキシ樹脂等の熱硬化性樹脂等を用いることができる。

【0072】

〔実施の形態 2〕

本発明の半導体装置に関する他の実施形態について、図 4 に基づいて説明すれば、以下のとおりである。なお、説明の便宜上、前記実施形態 1 にて説明した部材と同じ機能を有する部材については、同じ符号を付記し、その説明を省略する。本実施の形態では、前記実施形態 1 との相違点について説明するものとする。

【0073】

図 4 (a) (b) に、第 1 半導体チップ 2 をフリップチップボンディングにより、基板 1 に接続・接着した場合の半導体装置 10 を図示する。図 4 (a) (b) に示すように、本実施の形態に係る半導体装置 10 は、基板 1、第 1 半導体チップ 2、第 2 半導体チップ 3、搭載用接着層 4、金線（ワイヤー）6、接着層 7

を備えている。

【0074】

本実施の形態では、第1半導体チップ2は、第1半導体チップ2の回路形成面2aと基板1の配線面とを向かい合わせた状態で、フィリップチップボンディングにより接続・接着されている。すなわち、本実施の形態における、第1半導体チップ2の基板1へ搭載形式は、いわゆるフェイスダウンタイプである。

【0075】

第2半導体チップ3は、第1半導体チップ2の回路形成面2aの裏面と第2半導体チップ3の回路形成面3aの裏面とを向かい合わせた状態で、第1半導体チップ2上に搭載されている。また、第2半導体チップ3は、第2半導体チップ3の外縁が第1半導体チップ2の外縁より突出している状態で、第1半導体チップ2と重ねられて、第1半導体チップ2上に搭載（積層）されている。なお、第2半導体チップ3と基板1とは、金線6により電氣的に接続されている。

【0076】

接着層7は、第1半導体チップ2を基板1にフィリップチップボンディングにより接続・接着するための接着層であればよく、特に限定されるものではない。具体的には、ペースト状接着剤、シート状接着剤、異方導電性フィルム、または異方導電性ペースト等を使用することができる。なお、接着層7として、これらを単独で使用することも可能であるし、これらを組み合わせて使用することも可能である。

【0077】

上記の構成により、いわゆるフェイスダウンタイプで搭載されている第1半導体チップ2に重ねて、第2半導体チップ3を積層する形式の半導体装置であっても、上記実施形態1と同様の作用効果が得られる。すなわち、搭載用接着層4が、第2半導体チップ3の搭載時に接着剤として機能するとともに、第2半導体チップ3の突出部分を支持する支持部材としても機能する。このため、安定して第2半導体チップ3の電極端子と基板1とのワイヤーボンディングを行うことができる。また、余分な部材や工程を必要としないため、コストを低減すること等が可能となる。これにより、良好にワイヤーボンディングされた高品質の半導体装

置を低価格で提供できる。

【0078】

〔実施の形態3〕

本発明の半導体装置に関する他の実施形態について、図5、図6に基づいて説明すれば、以下のとおりである。なお、説明の便宜上、前記実施形態1および2にて説明した部材と同じ機能を有する部材については、同じ符号を付記し、その説明を省略する。本実施の形態では、前記実施形態1および2との相違点について説明するものとする。

【0079】

図5（a）（b）は、2層構造の搭載用接着層4を有する半導体装置10を示す図である。図5（a）（b）に示すように、本実施の形態に係る半導体装置10は、基板1、第1半導体チップ2、第2半導体チップ3、搭載用接着層4、金線（ワイヤー）6を備えている。

【0080】

搭載用接着層4は、搭載用接着層4a、4bからなる2層構造の接着層であり、第2半導体チップ3の回路形成面3aの裏面側に形成されているものである。搭載用接着層4aは、第1半導体チップ2側に設けられており、搭載用接着層4bは、第2半導体チップ3側に設けられている。なお、本実施の形態では、2層構造の搭載用接着層4を用いているが、搭載用接着層4は2層構造に限られず、3層以上の多層構造であってもよい。

【0081】

搭載用接着層4のうち、第2半導体チップ3側の搭載用接着層4bは、第1半導体チップ2側の搭載用接着層4aと比較して、熔融・液状化し難い物性を有している。具体的には、例えば、第2半導体チップ3側の搭載用接着層4bの溶解・液状化温度が、第1半導体チップ2側の搭載用接着層4aの溶解・液状化温度よりも高く設定されている場合を挙げることができる。

【0082】

また、搭載用接着層4aの厚みは、第2半導体チップ3の突出部分と基板1との間に存在する間隙に充填され、支持部材として機能できる程度の厚みがあれば

よく、特に限定されるものではない。また、搭載用接着層 4 b の厚みは、第 1 半導体チップ 2 と第 2 半導体チップ 3 とを確実に接着させることができる程度の厚みがあればよい。

【0083】

図 6 (a) (b) は、2 層構造である搭載用接着層 4 を用いて、第 2 半導体チップ 3 を基板 1 に搭載する前後の状態を示す図である。

【0084】

図 6 (a) (b) に示すように、上記 2 層構造からなる搭載用接着層 4 が形成された第 2 半導体チップ 3 を搭載する際、例えば、加熱によって第 1 半導体チップ 2 側の搭載用接着層 4 a が熔融・液状化した場合であっても、第 2 半導体チップ 3 側の搭載用接着層 4 b は完全に熔融・液状化しない。このため、第 1 半導体チップ 2 と第 2 半導体チップ 3 との間の接着層の厚みを容易にコントロールすることが可能となる。

【0085】

これにより、搭載用接着層 4 が液状化した状態で第 2 半導体チップ 3 を搭載する場合、第 1 半導体チップ 2 と第 2 半導体チップ 3 との間に生じる接着層の厚みをコントロールすることが難しくなるという問題点を解決することができる。したがって、第 1 半導体チップ 2 と第 2 半導体チップ 3 との間に一定の厚みの接着層を容易に形成することができる。

【0086】

また、本実施の半導体装置 10 は、上記実施形態 1 と同様に、搭載用接着層 4 が、第 2 半導体チップ 3 の搭載時に接着剤として機能するとともに、第 2 半導体チップ 3 の突出部分を支持する支持部材としても機能する。このため、安定して第 2 半導体チップ 3 の突出部分に形成されている電極端子と基板 1 とのワイヤーボンディングを行うことができる。また、余分な部材や工程を必要としないため、コストを低減すること等が可能となる。

【0087】

〔実施の形態 4〕

本発明の半導体装置に関する他の実施形態について、図 7 に基づいて説明すれ

ば、以下のとおりである。なお、説明の便宜上、前記実施形態 1～3 にて説明した部材と同じ機能を有する部材については、同じ符号を付記し、その説明を省略する。本実施の形態では、前記実施形態 1～3 との相違点について説明するものとする。

【0088】

図 7 は、半導体チップを 3 個搭載している、本実施の形態に係る半導体装置 11 を示す図である。

【0089】

ここまで 2 個の半導体チップを積層した半導体装置 10 について説明してきたが、図 7 に示すように、基板 1 上に第 1 半導体チップ 2、第 2 半導体チップ 3、搭載用接着層 4、金線 6、および第 3 半導体チップ 9 を備えている半導体装置 11 のように、半導体チップを 3 個以上積層する半導体装置においても、本発明を適用することが可能である。

【0090】

すなわち、半導体装置 11 では、第 3 半導体チップ 9 が、基板 1 と第 3 半導体チップ 9 の回路形成面 9a の裏面とを向かい合わせた状態で、基板 1 上に搭載されている。また、第 1 半導体チップ 2 が、第 3 半導体チップ 9 の回路形成面 9a と第 1 半導体チップ 2 の回路形成面 2a の裏面とを向かい合わせた状態で、第 3 半導体チップ 9 と重ねられて、第 3 半導体チップ 9 上に積層されている。さらに、第 2 半導体チップ 3 が、第 1 半導体チップ 2 の回路形成面 2a と第 2 半導体チップ 3 の回路形成面 3a の裏面とを向かい合わせた状態で、かつ第 2 半導体チップ 3 の外縁が第 1 半導体チップ 2 の外縁から突出している状態で、第 1 半導体チップ 2 上に積層されている。

【0091】

また、第 1 半導体チップ 2、第 2 半導体チップ 3、および第 3 半導体チップ 9 の電極端子と基板 1 とがワイヤーボンディングにより電氣的に接続されている。

【0092】

また、搭載用接着層 4 は、第 2 半導体チップ 3 の突出部分と第 3 半導体チップ 9 との間に存在する間隙に充填されており、第 2 半導体チップ 3 の突出部分を支

持する支持部材として機能している。

【0093】

本実施の形態では、第3半導体チップ9は、いわゆるフェイスアップタイプで基板1に搭載されているが、その他にも、いわゆるフェイスダウンタイプで基板1に搭載されていてもよく、第3半導体チップ9の基板1への搭載形式は特に限定されるものではない。さらに、第3半導体チップ9は、基板1上に搭載されている他の半導体チップ上に積層されていてもよい。なお、第3半導体チップ9が、いわゆるフェイスダウンタイプで基板1に搭載されている場合は、第3半導体チップ9と基板1とは、ワイヤーボンディング接続されていない。

【0094】

また、第2半導体チップ3の回路形成面3aの裏面側に設けられている搭載用接着層4の厚みは、第1半導体チップ2と第2半導体チップ3とを確実に接着させることができ、かつ第2半導体チップ3の突出部分と第3半導体チップ9との間に存在する間隙に充填され、支持部材として機能できる程度の厚みがあればよく、特に限定されるものではない。

【0095】

上記の構造を有する半導体装置11においても、上記実施形態1と同様の作用効果が得られる。すなわち、第2半導体チップ3の回路形成面3aの裏面側に設けられている搭載用接着層4が、第2半導体チップ3の搭載時に接着剤として機能するとともに、第2半導体チップ3の突出部分を支持する支持部材としても機能している。したがって、第2半導体チップ3の突出部分に設けられている電極端子と基板1とのワイヤーボンディングを安定して行うことができる。これにより、3個以上の複数の半導体チップを搭載（積層）する半導体装置であっても、良好なワイヤーボンディングを行える。

【0096】

本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

【0097】

【発明の効果】

本発明に係る半導体装置は、以上のように、複数の半導体チップが回路基板上に積層されている半導体装置において、第1半導体チップが、第1半導体チップの回路形成面の裏面と回路基板とを向かい合わせた状態で回路基板上に、または第3半導体チップ上に搭載されており、第2半導体チップが、前記第1半導体チップの回路形成面と第2半導体チップの回路形成面の裏面とを向かい合わせた状態で、かつ第2半導体チップの外縁の少なくとも一辺が第1半導体チップの外縁より突出している状態で、第1半導体チップ上に搭載されており、前記第1半導体チップおよび第2半導体チップと前記回路基板とがワイヤーボンディング接続されているとともに、前記第2半導体チップの回路形成面の裏面側には、搭載用接着層が形成されており、前記搭載用接着層が、第2半導体チップを第1半導体チップ上に搭載するための接着剤として機能しているとともに、第1半導体チップの外縁より突出している第2半導体チップの突出部分と回路基板または第3半導体チップとの間に存在する間隙に充填されている構成である。

【0098】

それゆえ、いわゆるフェイスアップタイプで搭載されている第1半導体チップに重ねて、第2半導体チップを搭載（積層）する形式の半導体装置であっても、第2半導体チップの突出部分に設けられた電極端子と回路基板とを安定にワイヤーボンディングすることが可能となるという効果を奏する。これにより、容易に良好にワイヤーボンディングされた高品質の半導体装置を提供できる。

【0099】

さらに、上記の半導体装置では、前記搭載用接着層が、第2半導体チップ搭載用の接着剤と支持部材とを兼ねていることから、新たな部材や支持部材を設ける工程を必要とせず、コストの低減を図ることが可能となるという効果を奏する。

【0100】

また、上記の半導体装置では、搭載用接着層の量を予め設定することが可能である。すなわち、半導体チップの突出部分を確実に支持することができるように、搭載用接着層の量を容易に制御することができるという効果を奏する。これにより、例えば、接着剤の量が不足することにより、半導体チップの突出部分を十

分に支持できないという事態の発生を防止することができる。

【0101】

また、本発明に係る半導体装置は、以上のように、複数の半導体チップが回路基板上に積層されている半導体装置において、第1半導体チップが、第1半導体チップの回路形成面と回路基板とを向かい合わせた状態で回路基板上にフリップチップ接続されており、第2半導体チップが、前記第1半導体チップの回路形成面の裏面と第2半導体チップの回路形成面の裏面とを向かい合わせた状態で、かつ第2半導体チップの外縁の少なくとも一辺が第1半導体チップの外縁より突出している状態で、第1半導体チップ上に搭載されており、前記第2半導体チップと前記回路基板とがワイヤーボンディング接続されているとともに、前記第2半導体チップの回路形成面の裏面側には、搭載用接着層が形成されており、前記搭載用接着層が、第2半導体チップを第1半導体チップ上に搭載するための接着剤として機能しているとともに、第1半導体チップの外縁より突出している第2半導体チップの突出部分と回路基板との間に存在する間隙に充填されている構成である。

【0102】

それゆえ、いわゆるフェイスダウンタイプの第1半導体チップに重ねて、第2半導体チップを搭載（積層）する形式の半導体装置であっても、第2半導体チップの突出部分に設けられた電極端子と回路基板とを安定にワイヤーボンディングすることが可能となるという効果を奏する。これにより、良好にワイヤーボンディングされた高品質の半導体装置を提供できる。

【0103】

さらに、上記の半導体装置では、前記搭載用接着層が、第2半導体チップ搭載用の接着剤と支持部材とを兼ねていることから、新たな部材や支持部材を設ける工程を必要とせず、コストの低減を図ることが可能となるという効果を奏する。

【0104】

また、上記の半導体装置では、搭載用接着層の量を予め設定することが可能である。すなわち、半導体チップの突出部分を確実に支持することができるように、搭載用接着層の量を容易に制御することができるという効果を奏する。これに

より、例えば、接着剤の量が不足することにより、半導体チップの突出部分を十分に支持できないという事態の発生を防止することができる。

【0105】

また、本発明に係る半導体装置は、以上のように、前記搭載用接着層における第2半導体チップと接する面の形状（サイズ）が、第2半導体チップの回路形成面の裏面と同じ形状（サイズ）であることが好ましい。

【0106】

上記の構成によれば、第2半導体チップを搭載する際に、第2半導体チップと、第1半導体チップおよび回路基板とを確実に接着できるとともに、第2半導体チップの突出部分をより安定に支持することができるという効果を奏する。したがって、より安定に第2半導体チップの突出部分に設けられた電極端子と回路基板とをワイヤーボンディングすることができる。

【0107】

また、本発明に係る半導体装置は、以上のように、前記支持部材として機能している搭載用接着層の部分における、第2半導体チップと接している面と、第1半導体チップの外縁から突出している第2半導体チップの突出部分における回路形成面の裏面とが同じ形状（サイズ）であることが好ましい。

【0108】

上記の構成によれば、より確実かつ安定に第2半導体チップの突出部分を支持することができるという効果を奏する。したがって、上記の半導体装置では、より安定に第2半導体チップの突出部分に設けられた電極端子と回路基板とをワイヤーボンディングすることができる。

【0109】

また、本発明に係る半導体装置は、以上のように、前記搭載用接着層として、常温では固体状態を保ち、加熱により溶融して液状となり、その後の熱処理により固体化する熱硬化性樹脂を用いていることが好ましい。

【0110】

上記の構成によれば、搭載用接着層は、常温では固体状態であることから取り扱いやすく、加熱により溶解・液状化するため、第2半導体チップの突出部分と

回路基板との間に存在する間隙に充填されやすく、さらに、その後の熱処理により固定化されるため、第2半導体チップを完全に接着できるとともに、第2半導体チップの突出部分を確実に支持することができるという効果を奏する。

【0111】

また、本発明に係る半導体装置は、以上のように、前記搭載用接着層として、エポキシ樹脂を用いていることが好ましい。

【0112】

また、本発明に係る半導体装置は、以上のように、前記搭載用接着層は多層構造を有しており、前記多層構造のうち、第2半導体チップ側の搭載用接着層の方が、第1半導体チップ側の搭載用接着層と比較して、熔融・液状化し難く設定されていることが好ましい。

【0113】

上記の構成によれば、容易に第1半導体チップと第2半導体チップとの間の接着層の厚みをコントロールすることができるという効果を奏する。したがって、第1半導体チップと第2半導体チップとの間に一定の厚みの層を形成できるとともに、第2半導体チップを確実に積層でき、安定して回路基板に搭載することが可能となる。

【0114】

また、本発明に係る半導体装置は、以上のように、前記搭載用接着層として、液状樹脂を用いていることが好ましい。

【0115】

上記の構成によれば、第2半導体チップの突出部分を確実に支持することができる支持部材を形成することができるという効果を奏する。

【0116】

また、本発明に係る半導体装置の製造方法は、以上のように、複数の半導体チップが回路基板上に積層されている半導体装置の製造方法において、第1半導体チップの回路形成面の裏面と回路基板とを向かい合わせた状態で、第1半導体チップを回路基板上に、または第3半導体チップ上に搭載する工程と、第2半導体チップがウエハー状態の際に、前記ウエハーの裏面側に搭載用接着層を形成し、

その後ダイシングによりチップ個片化して、搭載用接着層を有する第2半導体チップを形成する工程と、前記第1半導体チップの回路形成面と前記第2半導体チップの回路形成面の裏面とを向かい合わせた状態で、かつ、第2半導体チップの外縁の少なくとも一辺が第1半導体チップの外縁より突出している状態で、第2半導体チップを第1半導体チップ上に搭載するとともに、第1半導体チップの外縁より突出した第2半導体チップの突出部分の支持部材を、前記搭載用接着層により形成する工程と、第1半導体チップおよび第2半導体チップと回路基板とをワイヤーボンディングにより接続する工程とを含んでいる構成である。

【0117】

それゆえ、回路基板または第3半導体チップ9上に、いわゆるフェイスアップタイプで搭載されている第1半導体チップに重ねて、第2半導体チップを積層する形式の半導体装置であって、第2半導体チップの裏面側に設けられている搭載用接着層が、第2半導体チップを第1半導体チップ上に搭載する際に、接着剤として機能するとともに、第2半導体チップの突出部分と回路基板または第3半導体チップとの間に存在する間隙に充填されることにより、第2半導体チップの突出部分を支持する部材としても機能する半導体装置を容易に製造することができるという効果を奏する。これにより、良好にワイヤーボンディングされた高品質の半導体装置を提供できる。

【0118】

さらに、上記の半導体装置の製造方法では、前記搭載用接着層が第2半導体チップ搭載用の接着剤と支持部材とを兼ねている。これにより、新たな部材や支持部材を設ける工程を必要とせず、コストの低減を図ることが可能となるという効果を奏する。

【0119】

また、第2半導体チップを製造する工程も、第2半導体チップがウエハー状態の際に、該ウエハーの裏面側に搭載用接着層を形成し、その後ダイシングによりチップ個片化する工程である。このため、第2半導体チップ回路形成面の裏面の面積と同じサイズの搭載用接着層を有する第2半導体チップを、一度に大量かつ効率的に生産することができる。したがって、搭載用接着層を有する第2半導体

チップを生産するコストを低減することができるという効果を奏する。

【0120】

また、上記の半導体装置では、搭載用接着層の量を予め設定することが可能である。すなわち、半導体チップの突出部分を確実に支持することができるように、搭載用接着層の量を容易に制御することができるという効果を奏する。これにより、例えば、接着剤の量が不足することにより、半導体チップの突出部分を十分に支持できないという事態の発生を防止することができる。

【0121】

また、本発明に係る半導体装置の製造方法は、以上のように、複数の半導体チップが回路基板上に積層されている半導体装置の製造方法において、第1半導体チップの回路形成面と回路基板とを向かい合わせた状態で、第1半導体チップを回路基板上にフリップチップ接続する工程と、第2半導体チップがウエハー状態の際に、前記ウエハーの裏面側に搭載用接着層を形成し、その後ダイシングによりチップ個片化して、搭載用接着層を有する第2半導体チップを形成する工程と、前記第1半導体チップの回路形成面の裏面と前記第2半導体チップの回路形成面の裏面とを向かい合わせた状態で、かつ、第2半導体チップの外縁の少なくとも一辺が第1半導体チップの外縁より突出している状態で、第2半導体チップを第1半導体チップ上に搭載するとともに、第1半導体チップの外縁より突出した第2半導体チップの突出部分の支持部材を、前記搭載用接着層により形成する工程と、前記第2半導体チップと回路基板とをワイヤーボンディングにより接続する工程とを含んでいる構成である。

【0122】

それゆえ、いわゆるフェイスダウンタイプで搭載されている第1半導体チップに重ねて、第2半導体チップを積層する形式の半導体装置であって、第2半導体チップの裏面側に設けられている搭載用接着層が、第2半導体チップを第1半導体チップ上に搭載する際に、接着剤として機能するとともに、第2半導体チップの突出部分と回路基板との間に存在する間隙に充填されることにより、第2半導体チップの突出部分を支持する部材としても機能する半導体装置を製造することができるという効果を奏する。これにより、良好にワイヤーボンディングされた

高品質の半導体装置を提供できる。

【0123】

さらに、上記の半導体装置の製造方法では、前記搭載用接着層が第2半導体チップ搭載用の接着剤と支持部材とを兼ねている。これにより、新たな部材や支持部材を設ける工程を必要とせず、コストの低減を図ることが可能となるという効果を奏する。

【0124】

また、第2半導体チップを製造する工程も、第2半導体チップがウエハー状態の際に、該ウエハーの裏面側に搭載用接着層を形成し、その後ダイシングによりチップ個片化する工程である。このため、第2半導体チップ回路形成面の裏面の面積と同じサイズの搭載用接着層を有する第2半導体チップを、一度に大量かつ効率的に生産することができるという効果を奏する。したがって、搭載用接着層を有する第2半導体チップを生産するコストを低減することができる。

【0125】

また、上記の半導体装置では、搭載用接着層の量を予め設定することが可能である。すなわち、半導体チップの突出部分を確実に支持することができるように、搭載用接着層の量を容易に制御することができるという効果を奏する。これにより、例えば、接着剤の量が不足することにより、半導体チップの突出部分を十分に支持できないという事態の発生を防止することができる。

【図面の簡単な説明】

、【図1】

(a) は、本実施の一形態に係る半導体装置を示す斜視図であり、(b) は、(a) に示す半導体装置の断面図である。

【図2】

(a) は、本実施の一形態に係る半導体装置において、搭載用接着層の厚みが十分ある場合における第2半導体チップの搭載前の状態を示す断面図であり、(b) は、第2半導体チップを搭載した後の状態を示す断面図である。

【図3】

(a) は、本実施の一形態に係る半導体装置において、搭載用接着層の厚みが

十分な場合における第 2 半導体チップの搭載前の状態を示す断面図であり、（b）は、第 2 半導体チップを搭載した後の状態を示す断面図である。

【図 4】

（a）は、フリップチップボンディングにより半導体チップを搭載した本実施の一形態に係る半導体装置を示す斜視図であり、（b）は、（a）の半導体装置の断面図である。

【図 5】

（a）は、搭載用接着層が 2 層構造である本実施の一形態に係る半導体装置を示す斜視図であり、（b）は、（a）の半導体装置の断面図である。

【図 6】

（a）は、搭載用接着層が 2 層構造である本実施の一形態に係る半導体装置において、第 2 半導体チップを搭載する前の状態を示す断面図であり、（b）は、第 2 半導体チップを搭載した後の状態を示す断面図である。

【図 7】

半導体チップを 3 つ積層した本実施の一形態に係る半導体装置を示す斜視図である。

【図 8】

（a）は、従来の半導体装置を示す斜視図であり、（b）は、（a）の半導体装置の断面図である。

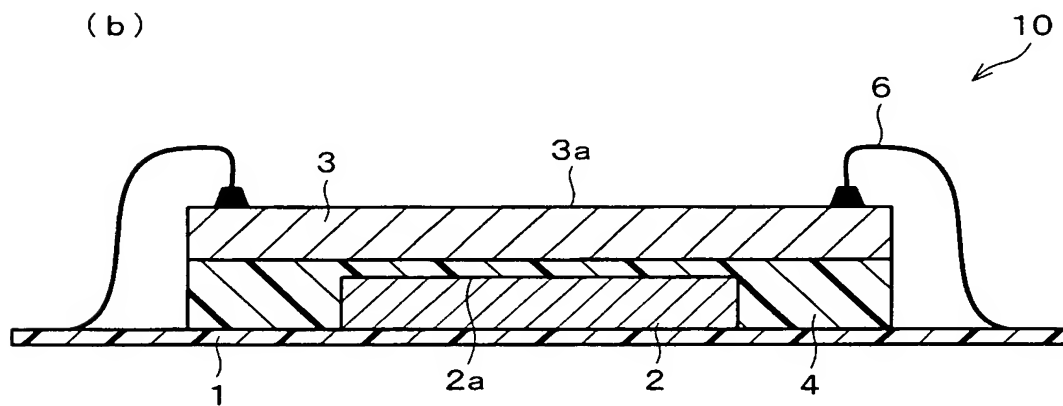
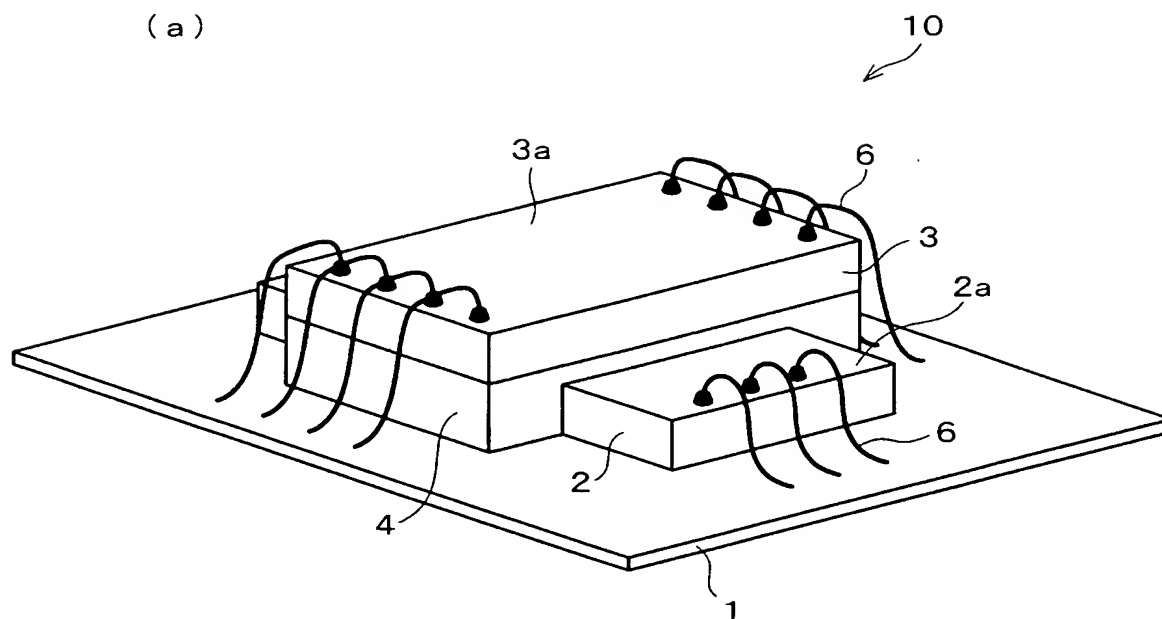
【符号の説明】

- 1 基板（回路基板）
- 2 第 1 半導体チップ
- 2 a 第 1 半導体チップの回路形成面
- 3 第 2 半導体チップ
- 3 a 第 2 半導体チップの回路形成面
- 4 搭載用接着層
- 4 a 第 1 半導体チップ側の搭載用接着層
- 4 b 第 2 半導体チップ側の搭載用接着層
- 6 金線

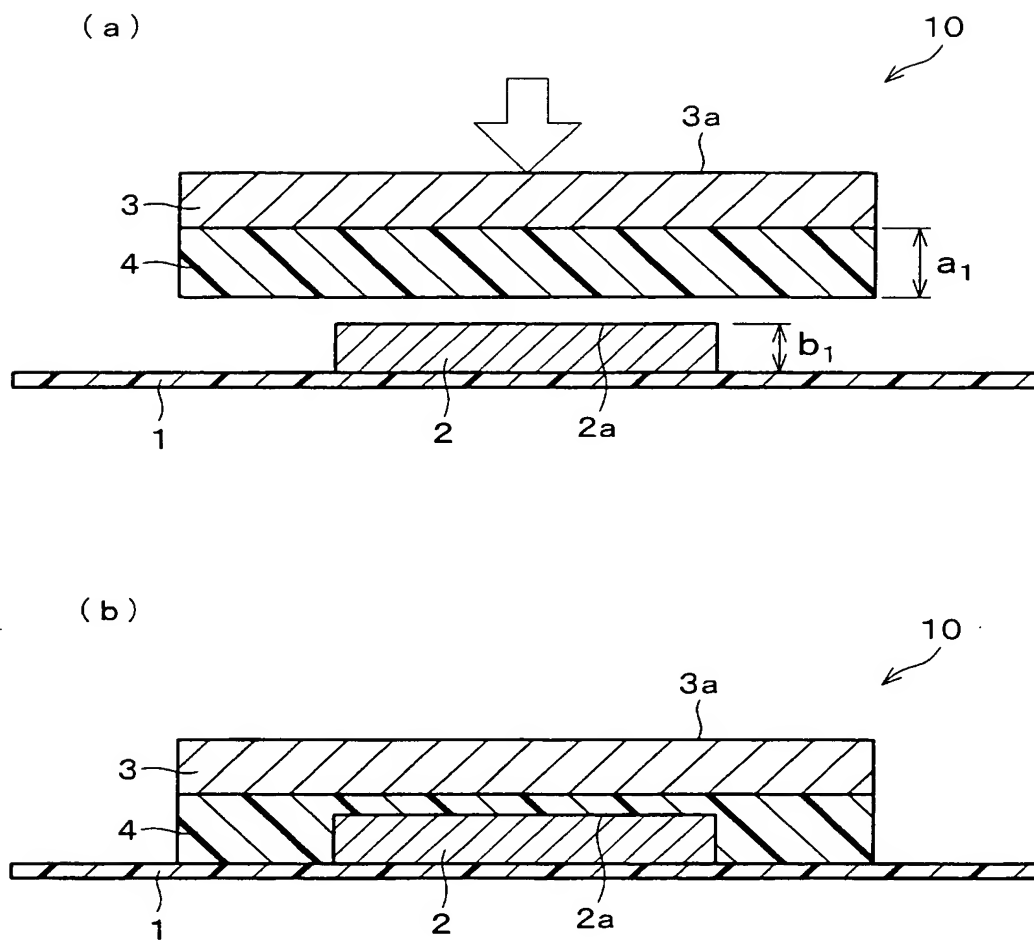
- 7 接着層
- 9 第 3 半導体チップ
- 9 a 第 3 半導体チップの回路形成面
- 1 0 半導体装置
- 1 1 半導体装置

【書類名】 図面

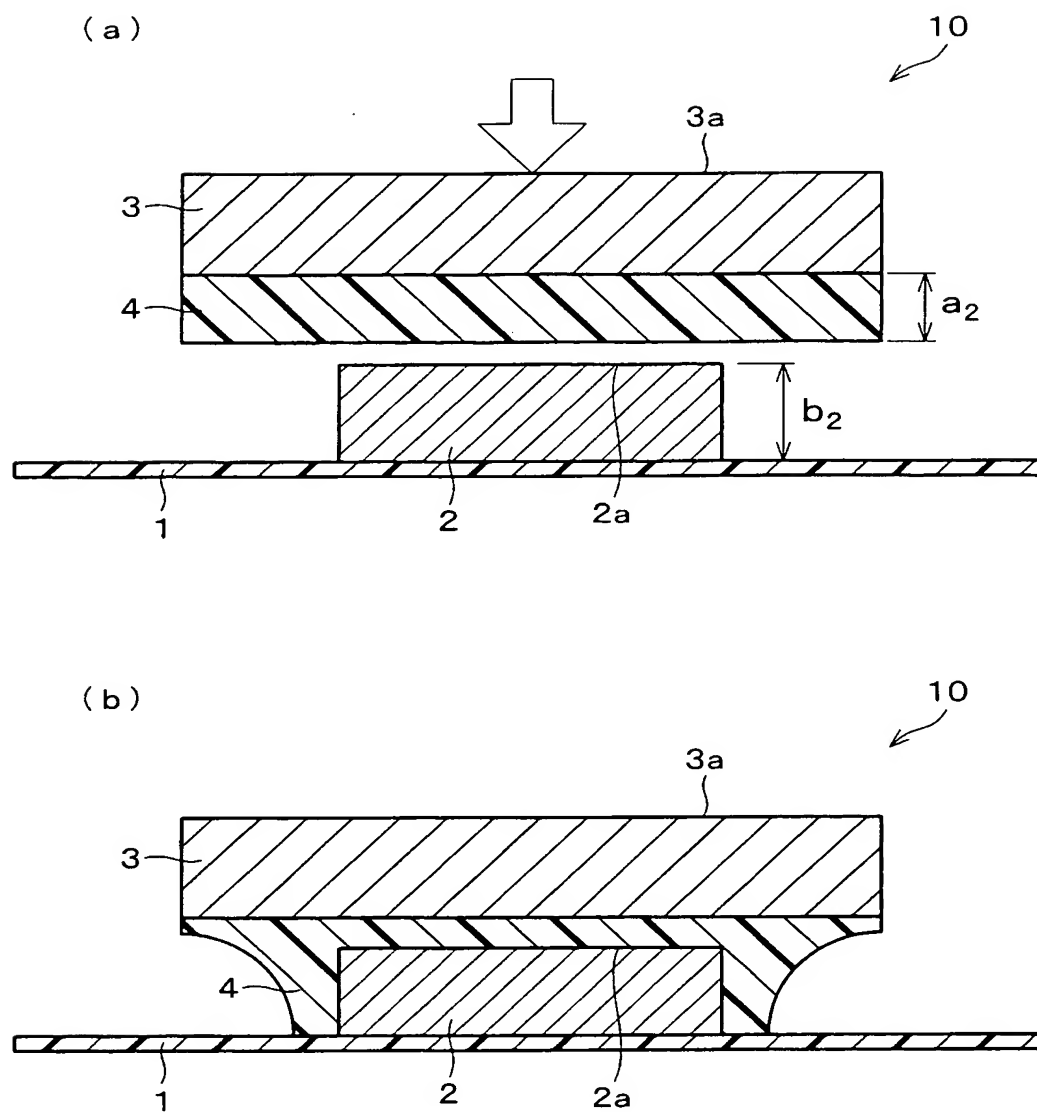
【図 1】



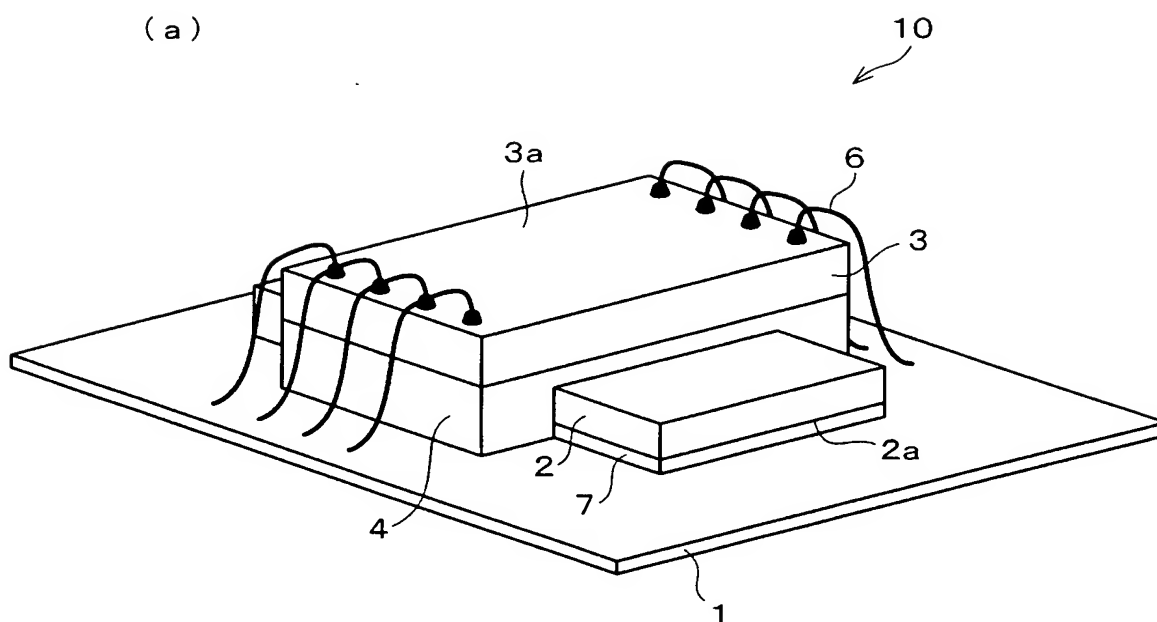
【図 2】



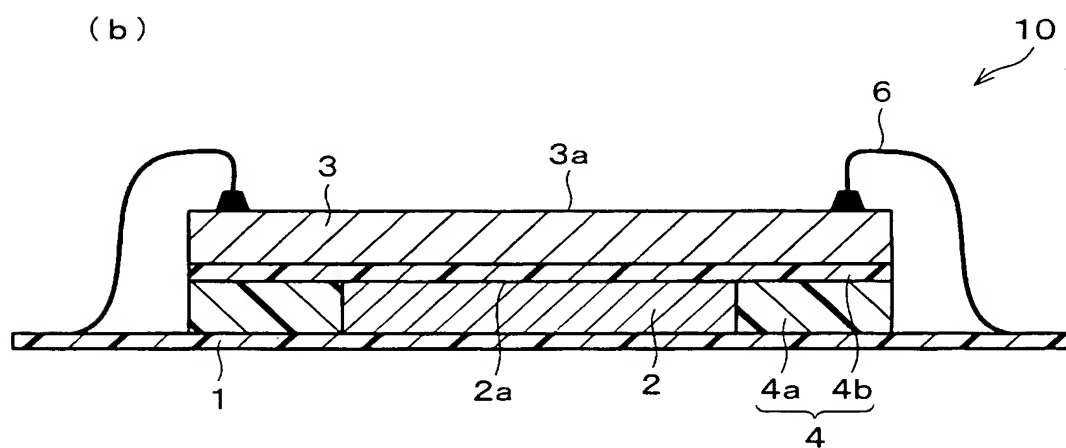
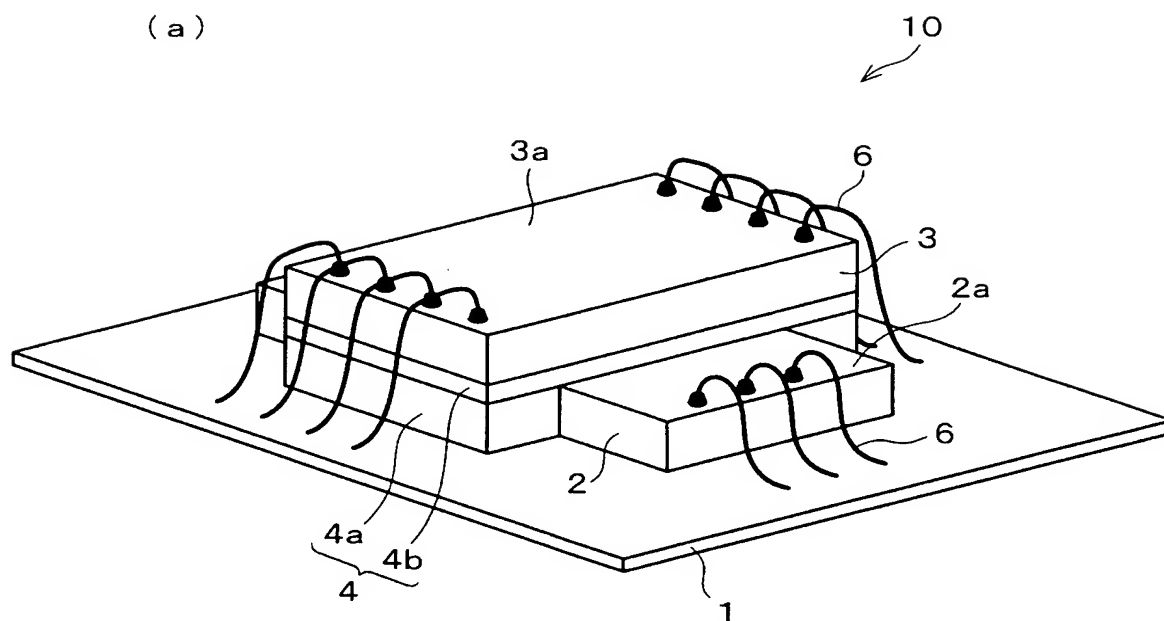
【図 3】



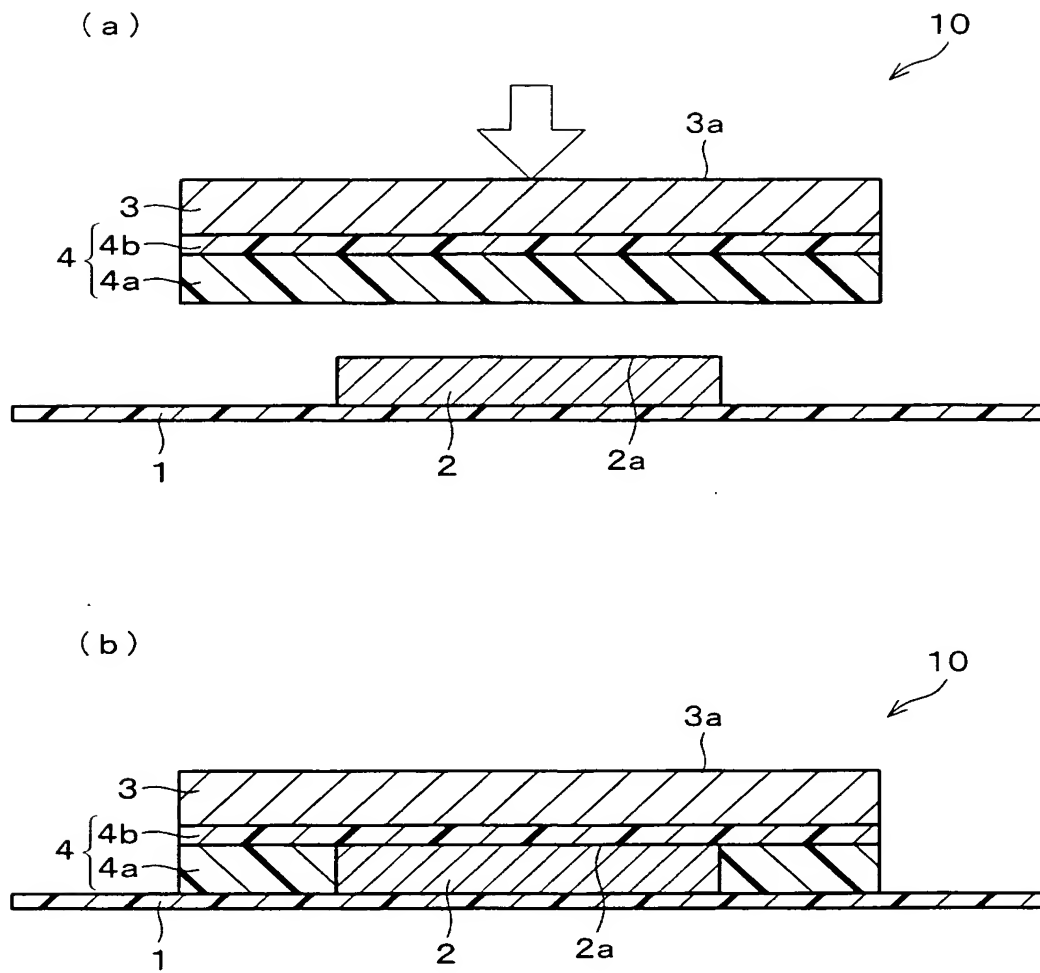
【図 4】



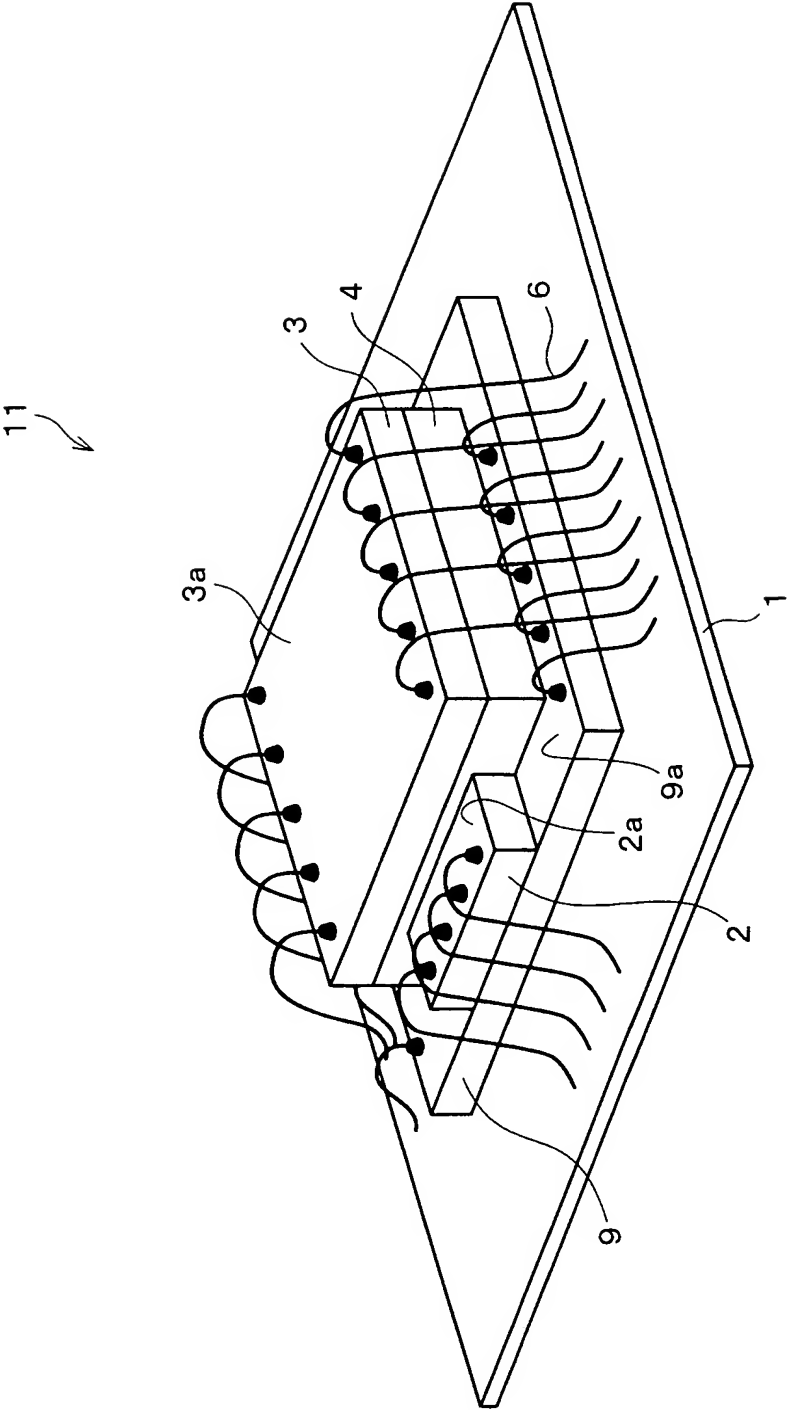
【図 5】



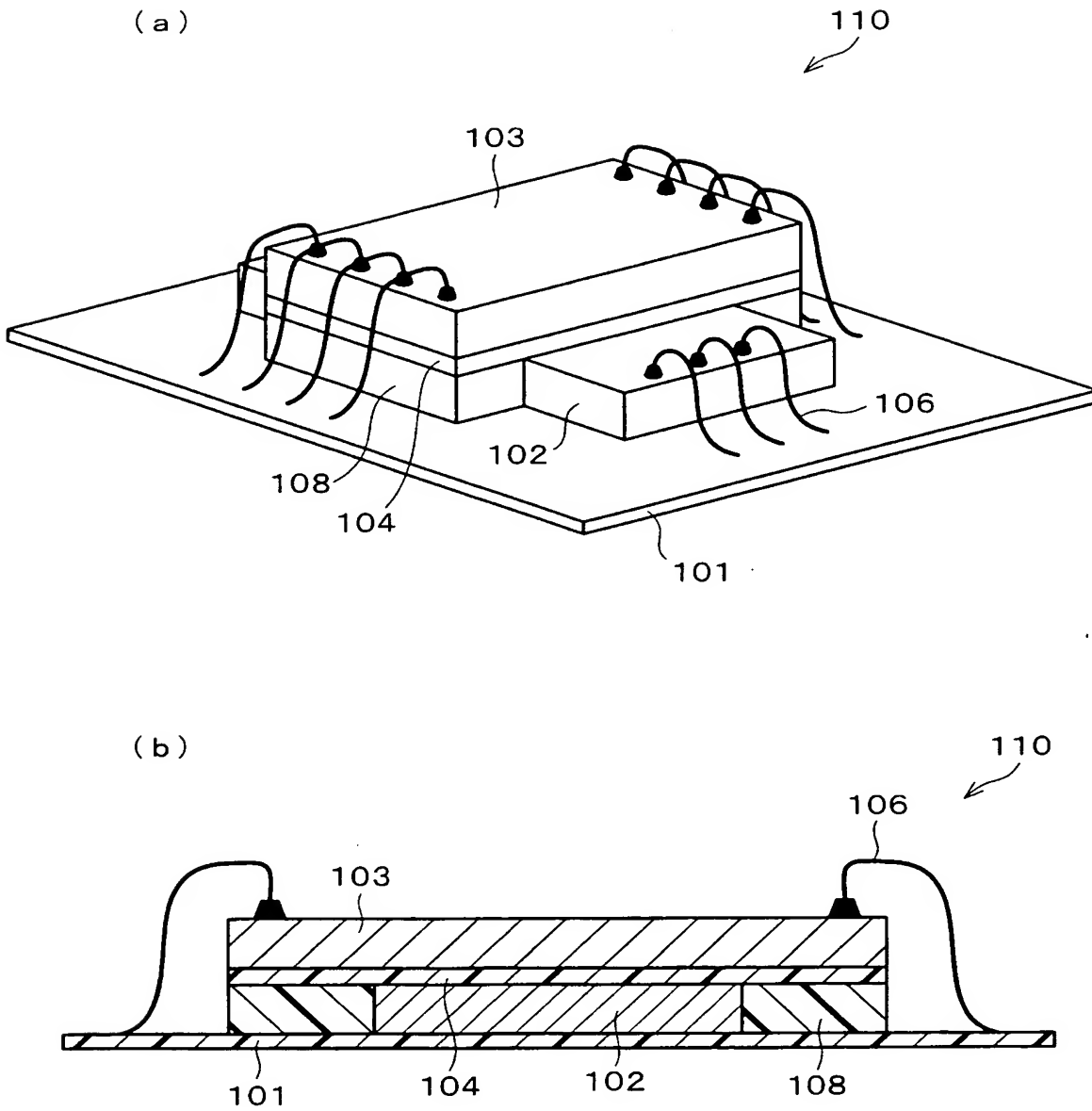
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 複数の半導体チップを積層する半導体装置において、上に搭載された半導体チップの一部が突出する場合、突出部分に設けられた電極端子において良好なワイヤーボンディングを行える半導体装置およびその製造方法を提供する。

【解決手段】 基板 1 に搭載されている第 1 半導体チップ 2 に重ねて、回路形成面 3 a の裏面側に搭載用接着層 4 が形成された第 2 半導体チップ 3 を搭載する場合、搭載用接着層 4 が、接着剤として機能するとともに、第 1 半導体チップ 2 の外縁より突出している第 2 半導体チップ 3 の突出部分を支持する支持部材としても機能している半導体装置 1 0 では、第 2 半導体チップ 3 と基板 1 とを安定にワイヤーボンディングできる。

【選択図】 図 1

特願 2 0 0 2 - 3 2 4 3 5 6

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 0 4 9]

1. 変更年月日

1 9 9 0 年 8 月 2 9 日

[変更理由]

新規登録

住 所

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

氏 名

シャープ株式会社